

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-060803

(43)Date of publication of application : 06.03.2001

(51)Int.Cl.

H01P 1/205

H01P 1/203

(21)Application number : 11-236068

(71)Applicant : KYOCERA CORP

(22)Date of filing : 23.08.1999

(72)Inventor : TAKEDA SHIGEKI

(54) DISTRIBUTED CONSTANT FILTER

(57)Abstract:

PROBLEM TO BE SOLVED: To constitute and realize a theoretically correct circuit where a structure is simplified, loss is reduced and performance is improved by converting a reference conversion low-pass filter in frequency, which is provided with a specified transmission function.

SOLUTION: A phase characteristic is fixed by not less than sextic Hurwitz's polynomial of a complex frequency having a phase linear characteristic, which is a denominator rational polynomial. The imaginary roots of the even function of the complex frequency being a numerator rational polynomial is designated to arrange a transmission zero point in the desired frequency and the real root of the numerator rational polynomial is fixed to make an amplitude characteristic flat in a passage band. A circuit network function consists of the numerator rational polynomial and the denominator rational polynomial and is adopted as the transmission function to synthesize the reference conversion low-pass filter. The element of a negative value is converted into a really existing positive value element by equivalent conversion and frequency conversion is executed in a band pass characteristic. Then a circuit is equivalently converted into an unbalanced distributed constant circuit to realize a distributed constant filter.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-60803
(P2001-60803A)

(43)公開日 平成13年3月6日(2001.3.6)

(51)Int.Cl.⁷
H 0 1 P 1/205
1/203

識別記号

F I
H 0 1 P 1/205
1/203

ターミナル* (参考)
K 5 J 0 0 6

審査請求 未請求 請求項の数1 O L (全 10 頁)

(21)出願番号 特願平11-236068

(22)出願日 平成11年8月23日(1999.8.23)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72)発明者 武田 重喜

京都府相楽郡精華町光台3丁目5番地 京

セラ株式会社中央研究所内

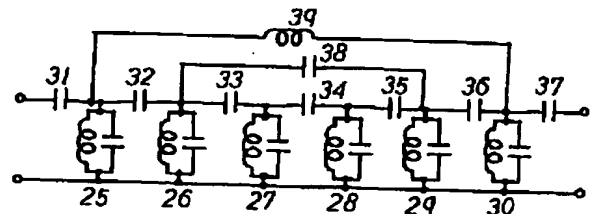
Fターム(参考) 5J006 HB03 HB15 JA01 JA13 LA01
LA03 NA04 NB08 NC02

(54)【発明の名称】 分布定数フィルタ

(57)【要約】

【課題】 通過帯域特性において振幅特性と群遅延特性とが同時平坦特性であり、かつ阻止帯域に伝送零点を持つ帯域通過特性を有する分布定数フィルタは、近似的な特性で設計され、また、複雑な回路構成で実現されていた。

【解決手段】 基準化低域通過フィルタの伝達関数を少なくとも1組の実根および虚根を持つ分子有理多項式と6次以上のフルビッツ多項式の分母有理多項式とで表し、実根または虚根に相当する回路部を多共振子フィルタで実現するとともに、その内部の結合回路の結合条件を実根または虚根に対応して設定して多重結合回路で実現した分布定数フィルタである。所望の帯域通過特性のフィルタを正確な設計手法により設計して簡単な回路で構成して実現することができる。



【特許請求の範囲】

【請求項1】 複素周波数 s の偶関数であって少なくとも1組の実根および少なくとも1組の虚根を持つ分子有理多項式と複素周波数 s の6次以上のフルビッツ多項式である分母有理多項式とから成る回路網関数で伝達関数が表わされた基準化低域通過フィルタを周波数変換することにより得られ、不平衡分布定数回路で実現された、周波数帯域通過特性を有する分布定数フィルタであって、

前記分子有理多項式の1組の実根および1組の虚根ならびにそれらに対応する前記分母有理多項式に相当する回路部は、第1〜第4共振子と、前記第1共振子とその外側の回路とをカスケード結合する第1結合回路と、前記第1共振子と第2共振子とをカスケード結合する第2結合回路と、前記第2共振子と第3共振子とをカスケード結合する第3結合回路と、前記第3共振子と第4共振子とをカスケード結合する第4結合回路と、前記第4共振子とその外側の回路とをカスケード結合する第5結合回路と、前記第2結合回路と第4結合回路の外側をブリッジ結合により結合する第6結合回路と、前記第1結合回路と第5結合回路の外側をブリッジ結合により結合する第7結合回路とから成る多重結合回路部を1つ以上有する多共振子フィルタで実現されており、前記第1〜第7結合回路は、下記A〜Dの電界結合と磁界結合との組合せとしたことを特徴とする分布定数フィルタ。

A：前記第6および第7結合回路が電界結合であり、前記第1〜第5結合回路はその内の1または3個が磁界結合で残りが電界結合である。

B：前記第6および第7結合回路が磁界結合であり、前記第1〜第5結合回路はその内の2または4個が磁界結合で残りが電界結合である。

C：前記第6結合回路が電界結合、第7結合回路が磁界結合であり、前記第1〜第5結合回路はその内の0または2または4個が磁界結合で残りが電界結合である。

D：前記第6結合回路が磁界結合、第7結合回路が電界結合であり、前記第1〜第5結合回路はその内の1または3または5個が磁界結合で残りが電界結合である。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は移動体通信機等のRF段等に妨害信号や雑音の除去のために帯域通過フィルタとして使用される分布定数フィルタに関し、詳しくは通過帯域の振幅特性および群遅延特性が同時平坦特性でかつ阻止帯域に伝送零点を有し、構造を簡素化し損失を抑えて性能を改善した分布定数フィルタに関するものである。

【0002】

【従来の技術】 アナログあるいはデジタル携帯電話や無線電話をはじめとする移動体通信機等の送信回路および

受信回路のRF段等の高周波回路部には、例えば同一のアンテナを送信回路と受信回路で共用する場合に送信周波数帯域と受信周波数帯域を分離するため、あるいは増幅回路の非直線性に基づいて発生する高調波を減衰させるため、希望の信号波以外の妨害波・側帯波等の不要信号波を除去するためなどに、帯域通過フィルタ（バンドパスフィルタ：BPF）がよく使われる。

【0003】このような通信機用フィルタとしての帯域通過フィルタは、一般に種々の回路素子により構成された直列共振回路や並列共振回路を複数段接続することにより所望の帯域特性を有するフィルタ回路として実現され構成されているが、フィルタ回路部が小型にできるとや高周波回路としての電気的特性が良好であること等から、マイクロストリップ線路やストリップ線路等の不平衡分布定数線路によりフィルタ回路部が構成されることが多い。

【0004】波形伝送等の仕様の厳しい帯域通過特性のフィルタにおいては、図10(a)および(b)にそれぞれ線図で示すように通過帯域の振幅特性および群遅延特性が同時平坦特性で、かつ阻止帯域に伝送零点を作る必要があり、その実現には、複雑な回路構成が必要であった。

【0005】このような特性の帯域通過フィルタを明確な設計理論で直接構成する手法は従来知られておらず、種々の工夫をして経験的にフィルタを構成することが行なわれていた。

【0006】例えば、図11にブロック図で示すように、まず振幅特性のみに着目して、既に知られている構成のフィルタによって通過帯域の振幅特性が平坦でかつ阻止帯域に伝送零点を有する、希望の振幅特性は有するが群遅延特性は考慮されていない特性のフィルタ1を設計し、次いで、フィルタ1の群遅延特性を補って全体として希望の群遅延特性とするために、通過帯域の群遅延特性を平坦化する全域通過特性の位相等化器2をこれに付加するといった工夫がなされていた。この手法によれば、フィルタ1に位相等化器2を付け足しながら位相あるいは群遅延特性を改善していくというものである。

【0007】

【発明が解決しようとする課題】 しかしながら、一般にそのような位相等化や補正は効果が少なく、十分な補正効果が得られないという問題点があった。また、本来必要とする数以上の数の回路素子による構成となるために回路構成に無駄が多くなり、そのため、逆に位相等化器2の不完全な全域通過特性に起因する振幅特性への悪影響や回路の複雑化による損失の増加などの弊害が大きいという問題点があった。

【0008】一方、従来より、フィルタの阻止帯域における伝送零点を実現するには、主に2つの方法が知られていた。1つはフィルタの内部に直列にあるいは並列に並列共振器あるいは直列共振器を挿入し、あるいはそれ

らの組合せで伝送零点を実現するものである。例えば、図12に回路図で示すように、共振器3・4による帯域通過特性のフィルタに対して並列共振器と直列共振器との組合せ5により通過帯域の両外側の阻止帯域に伝送零点を形成するというものである。

【0009】また、もう1つの手法は、伝送路を2つに分岐し、それぞれの経路の振幅を同じとし、位相を逆にして合成することによって伝送零点を実現するものである。

【0010】例えば、図13にブロック図で示すように、回路を2つに分岐して、ある周波数において互いに出力の振幅が同じで位相が180度異なる関係となっている2ポート6と2ポート7とに導くことにより、それらの出力を合成して得られた出力はその周波数で伝送零点となるというものである。

【0011】一般的には、後者の手法の方が実現が容易で実際に損失の少ない回路構成でフィルタを実現することができる。

【0012】さらに、後者の変形として、単純なリアクタンスの帰還路による手法も知られているが、この手法においては目的の回路網関数からそのフィルタを合成する正確な設計理論や手法は知られておらず、近似的または経験的な使われ方がされている。例えば、図14に回路図で示すように、通常のフィルタであるフィルタ部8と、分岐回路あるいは帰還路に相当する結合回路9とにより伝送零点が形成されるというものである。

【0013】しかしながら、この手法によれば、回路の簡素化による損失低減の効果はあるが、フィルタ合成の正確な設計手法が知られていないため、設計が近似的であることから近似的な特性しか得られず、特性が不十分であるという問題点があった。

【0014】また、従来より、はしご型構成の回路とこれらの伝送零点を作る手法とを組み合わせ、その後、位相等化器により群遅延の補正を行なうという手法も知られていた。このような構成によると通過帯域の振幅特性と群遅延特性が同時平坦でかつ阻止帯域に伝送零点を有する帯域通過特性フィルタが得られるというものである。

【0015】しかしながら、この手法によっても、設計が近似的であることから正確な特性が得られず、また、回路構成が複雑であるという問題点があった。さらに、このようなフィルタには、伝送損失が増加する、あるいは近似的で不十分な特性しか得られないという問題点もあり、特にマイクロストリップ回路等の分布定数フィルタで構成した場合の損失が顕著であった。

【0016】以上のような問題点に鑑み、本発明者は特願平10-337219号において上記のような所望の特性の帯域通過フィルタを明確な設計理論で直接構成する手法について提案し、さらに、特願平11-150150号において、通過帯域において振幅特性と群遅延特性とが同時平坦特

性であり、かつ阻止帯域に伝送零点を持つ帯域通過特性を有し、正確な設計手法により設計して簡単な回路で構成して実現することができるとともに、低素子感度で低損失な特性の帯域通過フィルタを提案した。

【0017】この特願平11-150150号の帯域通過フィルタは、複素周波数 s の偶関数であって少なくとも1組の実根および少なくとも1組の虚根を持つ分子有理多項式と複素周波数 s のフルビッツ多項式である分母有理多項式とから成る回路網関数で伝達関数が表わされた基準化低域通過フィルタを周波数変換することにより得られ、不平衡分布定数回路で実現された、周波数帯域通過特性を有する分布定数フィルタであって、前記分子有理多項式の実根または虚根に相当する回路部は、第1および第2共振子と、前記第1共振子とその外側の回路とをカスケード結合する第1結合回路と、前記第1共振子と第2共振子とをカスケード結合する第2結合回路と、前記第2共振子とその外側の回路とをカスケード結合する第3結合回路と、前記第1結合回路と第3結合回路の外側をブリッジ結合により結合する第4結合回路とから成る単位結合回路部を2つ以上有する多共振子フィルタで実現されており、前記第1結合回路と前記第3結合回路とを電界結合もしくは磁界結合の同種の組合せとするとともに、前記第1結合回路および前記第3結合回路と前記第2結合回路とを電界結合または磁界結合の異種の組合せとしており、前記実根に相当する前記単位結合回路部は、前記第2結合回路および第4結合回路がそれぞれ電界結合もしくは磁界結合の同種の結合回路から成るとともに、前記虚根に相当する前記単位結合回路部は、前記第2結合回路および第4結合回路がそれぞれ電界結合もしくは磁界結合の異種の結合回路から成ることを特徴とするものである。

【0018】しかしながら、この特願平11-150150号における提案では、分子有理多項式の1組の実根あるいは1組の虚根に相当する結合回路部を実現するのに1組の根当たり3.5段以上の共振子が必要であり、1組の実根と1組に虚根に相当する結合回路部を実現するのに3.5段の共振子をカスケードに2つ接続することから、7段以上の共振子が必要であった。さらに、分子有理多項式の根の組の数が増えると、それに伴い3.5段の整数倍の数の共振子が必要であった。このため、与えられた数の共振子で実現できる分子有理多項式の根の数の制約があり、複雑な特性のフィルタを実現する上で制約があるという、改善すべき点があった。

【0019】本発明は以上の問題点に鑑みて案出されたものであり、その目的は、通過帯域特性において振幅特性と群遅延特性とが同時平坦特性であり、かつ阻止帯域に伝送零点を持つ帯域通過特性を有し、理論的に正確で、構造を簡素化して損失を抑えて性能を改善した回路を構成し実現することができる分布定数フィルタを提供することにある。

【0020】

【課題を解決するための手段】本発明の分布定数フィルタは、複素周波数 s の偶関数であって少なくとも1組の実根および少なくとも1組の虚根を持つ分子有理多項式と複素周波数 s の6次以上のフルビッツ多項式である分母有理多項式とから成る回路網関数で伝達関数が表わされた基準化低域通過フィルタを周波数変換することにより得られ、不平衡分布定数回路で実現された、周波数帯域通過特性を有する分布定数フィルタであって、前記分子有理多項式の1組の実根および1組の虚根ならびにそれらに対応する前記分母有理多項式に相当する回路部は、第1～第4共振子と、前記第1共振子とその外側の回路とをカスケード結合する第1結合回路と、前記第1共振子と第2共振子とをカスケード結合する第2結合回路と、前記第2共振子と第3共振子とをカスケード結合する第3結合回路と、前記第3共振子と第4共振子とをカスケード結合する第4結合回路と、前記第4共振子とその外側の回路とをカスケード結合する第5結合回路と、前記第2結合回路と第4結合回路の外側をブリッジ結合により結合する第6結合回路と、前記第1結合回路と第5結合回路の外側をブリッジ結合により結合する第7結合回路とから成る多重結合回路部を1つ以上有する多共振子フィルタで実現されており、前記第1～第7結合回路は、下記A～Dの電界結合と磁界結合との組合せとしたことを特徴とするものである。

A：前記第6および第7結合回路が電界結合であり、前記第1～第5結合回路はその内の1または3個が磁界結合で残りが電界結合である。

B：前記第6および第7結合回路が磁界結合であり、前記第1～第5結合回路はその内の2または4個が磁界結合で残りが電界結合である。

C：前記第6結合回路が電界結合、第7結合回路が磁界結合であり、前記第1～第5結合回路はその内の0または2または4個が磁界結合で残りが電界結合である。

D：前記第6結合回路が磁界結合、第7結合回路が電界結合であり、前記第1～第5結合回路はその内の1または3または5個が磁界結合で残りが電界結合である。

【0021】

【発明の実施の形態】本発明の分布定数フィルタによれば、回路網関数の分子有理多項式の1組の実根および1組の虚根ならびにそれらに対応する分母有理多項式に相当する回路部を上記構成の多重結合回路部を1つ以上有する多共振子フィルタで実現することから、理論的に正確に、かつフィルタの構造を簡素化し損失を抑えて性能を改善して、回路を構成し実現することができる。

【0022】本発明の分布定数フィルタの目標特性である通過帯域で振幅特性と群遅延特性が同時平坦で、阻止帯域で伝送零点（減衰極）を有するために必要な最低の次数は、分子有理多項式は4次、分母有理多項式は6次である。すなわち、ここで分子有理多項式の次数は少な

くとも1組以上の実根と虚根とを有する4次以上である。また、分母有理多項式のフルビッツ多項式の次数は分子有理多項式の次数よりも2次以上大きな次数（分子の次数+2 \leq 分母の次数）であり、この分母有理多項式であるフルビッツ多項式の次数が本発明の分布定数フィルタを構成する共振子の数に対応する。

【0023】この4次の分子有理多項式と6次の分母有理多項式に相当する回路部は、第1～第4共振子と、第1共振子とその外側の回路とをカスケード結合する第1結合回路と、第1共振子と第2共振子とをカスケード結合する第2結合回路と、第2共振子と第3共振子とをカスケード結合する第3結合回路と、第3共振子と第4共振子とをカスケード結合する第4結合回路と、第4共振子とその外側の回路とをカスケード結合する第5結合回路と、第2結合回路と第4結合回路の外側をブリッジ結合により結合する第6結合回路と、第1結合回路と第5結合回路の外側をブリッジ結合により結合する第7結合回路とから成る多重結合回路部を1つ以上有する多共振子フィルタで実現されており、第1～第7結合回路は、電界結合と磁界結合との組合せであって、第6および第7結合回路が電界結合であり、第1～第5結合回路はその内の1または3個が磁界結合で残りが電界結合であるか、第6および第7結合回路が磁界結合であり、第1～第5結合回路はその内の2または4個が磁界結合で残りが電界結合であるか、第6結合回路が電界結合、第7結合回路が磁界結合であり、第1～第5結合回路はその内の0または2または4個が磁界結合で残りが電界結合であるか、第6結合回路が磁界結合、第7結合回路が電界結合であり、第1～第5結合回路はその内の1または3または5個が磁界結合で残りが電界結合である。

【0024】本発明の分布定数フィルタは不平衡分布定数回路で実現されるものであるが、このような多重結合回路部の各結合回路は、多重結合回路部の各共振子上の電荷による共振器間の電界の結合、あるいは同様に電流による共振器間の磁界の結合によって実現することができる。

【0025】また、第6・第7結合回路は、例えば集中定数のリアクタンス素子、あるいはこれらによってブリッジ結合する両端の共振子上の電荷による電界の結合、あるいは電流による磁界の結合によっても実現することができる。

【0026】また、本発明の分布定数フィルタによれば、基準化低域通過フィルタの伝達関数を表わす回路網関数を複素周波数 s の偶関数であって少なくとも1組の実根および少なくとも1組の虚根を持つ分子有理多項式と複素周波数 s の6次以上のフルビッツ多項式である分母有理多項式とから成るものとしたことから、振幅の通過帯域特性を分子有理多項式の1組の実根で補正された平坦なものとするできるとともに、その通過帯域の近傍に1組の虚根でその周波数が与えられる伝送零点

である減衰極を生じさせることができるので、フィルタの通過帯域特性に対して振幅特性と位相特性とに個別に条件を課して振幅特性と群遅延特性とに所望の同時平坦特性を確保しつつ、阻止帯域において伝送零点により十分な減衰を確保した帯域通過特性を有するフィルタを得ることができる。

【0027】そして、マイクロストリップ回路等の不平衡分布定数回路を用いることにより理想トランスやジャイレータが容易に実現でき、直列共振回路・並列共振回路も容易に実現できるので、上記のような所望の周波数帯域通過特性を有する、不平衡分布定数回路で構成された簡素化された回路構成の分布定数フィルタを得ることができる。

【0028】本発明の分布定数フィルタを実現するには、基準化低域通過フィルタの特性について、まず分母有理多項式である位相直線特性を有するフルビッツ多項式により位相特性を定め、次に分子有理多項式である複素周波数 s の偶関数の虚根を所望の周波数に伝送零点を

$$s_{21} = \frac{f(s)}{g(s)} = \frac{b_4 s^4 + b_2 s^2 + b_0}{a_6 s^6 + a_5 s^5 + a_4 s^4 + a_3 s^3 + a_2 s^2 + a_1 s + a_0}$$

【0034】と表わされる。ここで分母有理多項式 $g(s)$ は群遅延特性が平坦である多項式とし、例えばベッセルの多項式等とする。

【0035】次に、この分母有理多項式の振幅特性を、群遅延特性に悪影響を与えることなく分子有理多項式で補正するとともに、分子有理多項式の虚根の組により、阻止帯域に伝送零点を設ける。さらに、振幅特性が通過帯域でできるだけ平坦となるように、分子有理多項式の実根の組で振幅特性の補正を行なう。このようにして、分母有理多項式および目的とするフィルタ特性に対応して分子有理多項式が定まる。

【0036】そして、このようにして定まった多項式から、図3に回路図の例を示すような、基準化低域通過フィルタが定まる。この基準化低域通過フィルタにおいては、並列あるいは直列のはしご型の接続の段数がフルビッツ多項式の次数に相当し、この例では6段である。また、直列に接続された2つの並列共振回路は、分子有理多項式のそれぞれ実根および虚根の組に相当する回路部である。

【0037】これら実根および虚根の組に相当する回路部のうち、虚根の組に相当する直列共振回路の回路素子は共に正の値であり、実際の回路で実現可能である。一方、実根の組に相当する並列共振回路の回路素子はどちらか一方が負の値となり、このままでは実際の回路として実現することはできない。

【0038】そこで、次に、多重結合回路部への等価変換を行なう。すなわち、図3に示した回路を、虚ジャイレータを用いて図4に示すような回路への等価変換を行なう。そして、この図4に示した回路の中で、虚ジャイ

配置するように指定し、分子有理多項式の実根を通過帯域で振幅特性が平坦となるように定める。

【0029】次に、この分子有理多項式と分母有理多項式とから成る回路網関数より、これを伝達関数とする基準化低域通過フィルタを合成する。

【0030】次に、等価変換により負の値の素子を実在する正の値の素子に変換し、帯域通過特性に周波数変換の後、不平衡の分布定数回路に等価変換して分布定数フィルタを実現する。

【0031】以下、本発明の分布定数フィルタについて詳細に説明する。

【0032】本発明の分布定数フィルタの最小の次数の実現例として、分子有理多項式を1組の実根と虚根を有する4次の多項式 $f(s)$ とし、分母有理多項式を6次のフルビッツ多項式 $g(s)$ とすると、回路網関数は複素周波数 $s = j\omega$ の関数として、

【0033】

【数1】

レータを含む2つの並列共振回路を含む部分に着目して、図5(a)に示すような回路を扱う。この回路に対して、同図(b)に示すように、虚ジャイレータを5つ含む回路を考えると、これら(a)および(b)に示した回路は、互いのパラメータを適切に置き換えることにより両者が等価となることが分かる。なお、図5(b)中のLおよびCはそれぞれ回路素子がインダクタンスおよび容量であることを示し、その値は示していない。また同様に、jは虚ジャイレータを示し、その値は示していない。また、虚ジャイレータjの符号は特に示していない場合は、+または-のある定数の値を持つ虚ジャイレータであるものとする。これらは以下の図6～図8においても同様である。

【0039】これらの結果、図3に示した基準化低域通過フィルタは、図4および図5の等価変換を経て、図6に示すような等価な基準化低域通過フィルタに変換される。

【0040】この図6に示す等価な基準化低域通過フィルタに、さらに虚ジャイレータと理想トランスを導入し、回路素子をすべて並列の同じ値の容量に等価変換することにより、図7に示すような等価基準化低域通過フィルタが得られる。この図7に示す等価基準化低域通過フィルタは、図3に示した基準化低域通過フィルタと厳密に全く等価なものである。なお、この等価変換を行なった段階での虚ジャイレータの符号は図7に示す通りの複合の取り方の自由度がある。

【0041】次に、この基準化低域通過フィルタを、周波数変換およびインピーダンス変換して、目的の帯域通過特性を有する帯域通過フィルタへ変換する。このと

き、図7の回路中の容量は周波数変換により並列共振回路となるが、虚ジャイレータは変化せずにそのままとなる。この際、フィルタの入力端と出力端の対称性をよくするため、出力端に理想トランスを含む虚ジャイレータを挿入してある。この虚ジャイレータを挿入することで、出力端におけるフィルタの出力インピーダンスが出力アドミッタンスに変換されるが、フィルタの振幅特性・群遅延特性等の伝送特性は変わらない。これにより、図8に示すような帯域通過フィルタが得られる。

【0042】さらに、虚ジャイレータを π 型の定リアクタンス素子の接続で実現すると、目的の帯域通過フィルタは図9に示すような回路構成となる。この帯域通過フィルタにおいて、結合回路の定リアクタンス素子は、通過帯域近辺での狭帯域近似により、電界結合または磁界結合で実現できる。

【0043】ここで、同図中の17・18・19・20・21・23・24の7個の結合回路の定リアクタンス素子と、11・12・13・14の4つの共振回路（共振子）とを1つの多重結合回路部とする。そして、17は第1共振子11とその外側の回路とをカスケード接続する第1結合回路、18は第1共振子11と第2共振子12とをカスケード接続する第2結合回路、19は第2共振子12と第3共振子13とをカスケード接続する第3結合回路、20は第3共振子13と第4共振子14とをカスケード接続する第4結合回路、21は第4共振子14と外側の回路とをブリッジ接続する第5結合回路、22は第2結合回路18と第4結合回路20の外側をブリッジ結合する第6結合回路、23は第1結合回路17と第5結合回路21の外側をブリッジ接続する第7結合回路である。

【0044】これら第1結合回路17～第7結合回路23および第1共振子11～第4共振子14で実現された多重結合回路部によって数1で示した式における分子有理多項式 $f(s)$ の1組の実根および1組の虚根に相当する回路部分を実現するには、定リアクタンス素子で実現されている第1結合回路17～第7結合回路23の符号の組合せは、次のa～dの組合せとなる。

- a：第6および第7結合回路22・23がともに負符号（－）であり、第1～第5結合回路17～21はその内の1または3個が正符号（＋）で残りが負符号である。
- b：第6および第7結合回路22・23がともに正符号であり、第1～第5結合回路17～21はその内の2または4個が正符号で残りが負符号である。
- c：第6結合回路22が負符号、第7結合回路23が正符号であり、第1～第5結合回路17～21はその内の0または2または4個が正符号で残りが負符号である。
- d：第6結合回路22が正符号、第7結合回路23が負符号であり、第1～第5結合回路17～21はその内の1または3または5個が正符号で残りが負符号である。

【0045】第1結合回路17～第7結合回路23の符号の組合せがこのようなa～dの組合せとなるのは、前記多項式を実現する第1結合回路17から第7結合回路23の電界結合あるいは磁界結合の組合せは等価変換により決められ、その組合せは、電界結合を（－）で、磁界結合を（＋）で表記すると、表1に示す20通りとなることによるものである。

【0046】

【表1】

| 結合回路 | 第6 | 第7 | 第1 | 第2 | 第3 | 第4 | 第5 |
|---|-----|-----|-----|-----|-----|-----|-----|
| 電界結合 (-) または 磁界結合 (+) の組合せ | (-) | (-) | (+) | (-) | (-) | (-) | (-) |
| | | | (+) | (+) | (+) | (-) | (-) |
| | | | (+) | (+) | (-) | (+) | (-) |
| | | | (+) | (-) | (+) | (+) | (-) |
| | (+) | (+) | (+) | (+) | (-) | (-) | (-) |
| | | | (+) | (-) | (+) | (-) | (-) |
| | | | (+) | (-) | (-) | (+) | (-) |
| | | | (+) | (+) | (+) | (+) | (-) |
| | (-) | (+) | (-) | (-) | (-) | (-) | (-) |
| | | | (-) | (+) | (+) | (-) | (-) |
| | | | (-) | (+) | (-) | (+) | (-) |
| | | | (+) | (-) | (-) | (-) | (+) |
| 電界結合 (-) または 磁界結合 (+) の組合せ | (+) | (-) | (+) | (+) | (-) | (-) | (-) |
| | | | (-) | (-) | (+) | (-) | (-) |
| | | | (-) | (+) | (+) | (+) | (-) |
| | | | (+) | (+) | (-) | (-) | (+) |
| | (-) | (+) | (+) | (-) | (+) | (-) | (+) |
| | | | (-) | (+) | (-) | (-) | (+) |
| | | | (+) | (-) | (+) | (-) | (+) |
| | | | (+) | (+) | (+) | (+) | (+) |
| | (+) | (-) | (-) | (+) | (-) | (-) | (-) |
| | | | (-) | (-) | (+) | (-) | (-) |
| | | | (-) | (+) | (+) | (+) | (-) |
| | | | (+) | (+) | (-) | (-) | (+) |

【0047】この帯域通過フィルタにおける各結合回路17～23の定リアクタンス素子は、通過帯域近辺での狭帯域近似により、負符号または正符号の定リアクタンス素子がそれぞれ電界結合または磁界結合、あるいは容量またはインダクタで実現することができる。

【0048】次に、狭帯域近似を行なった結果得られた帯域通過フィルタの回路の実施例の回路図を図1に示す。この例は、第6結合回路22が負符号、第7結合回路23が正符号であり、第1～第5結合回路17～21が負符号である上記cの組合せを選んだ例である。

【0049】さらに、本発明の分布定数フィルタについて、図1に示した帯域通過フィルタの実施例を分布定数フィルタで実現した構成例を図2に平面図で示す。

【0050】図2に示す本発明の分布定数フィルタの構成例は誘電体基板上に分布定数回路素子としての導体パターンで形成されており、この例においては、6個の円形の共振子40～45が E_{110} モードで使用されている。

【0051】このような本発明の分布定数フィルタにおいて、図2中の結合部48～56は図1中の多重結合回路部の第1～第7結合回路31～39に、図2中の共振子40～45は図1中の共振回路（共振子）25～30にそれぞれ対応するものである。そして、各共振子40～45の共振モードが E_{210} モードの場合、図2中に示すように、それぞれの共振子の外周の周りに90度おきに電界最大点があり、この部分で電界結合ができる。また、電界最大点の中間点

すなわち電界最大点から45度ずつずれた点の位置に磁界最大点があり、この部分で磁界結合ができる。なお、図2において導体パターンで形成された各共振子40～45中に示す矢印を付した曲線は図の紙面に平行な磁界の向きを表し、それらの内側の・印および×印はそれぞれ図の紙面に垂直な電界の向きを表している。このような配置を利用して、図2に示すように、6つの共振子40～45を結合させた目的の帯域通過フィルタとしての分布定数フィルタを構成することができる。そして、図2では48～54・56が電界結合、55が磁界結合となっている。

【0052】このような本発明の分布定数フィルタによれば、図1に示したような正確な等価回路の帯域通過フィルタを各素子毎に正確に図2に示した導体パターンとして実現できることから、正確な設計手法により設計して簡単な回路で構成して実現することができるとともに、与えられた特性に対して最少の素子数・パターン数でフィルタを構成できることから、低素子感度で低損失な特性の分布定数フィルタとなる。

【0053】しかも、本発明の分布定数フィルタによれば、分子多項式の次数の増加に対し、分母多項式の次数の増加が同じ次数で済むことから、特願平11-150150号における提案よりも、与えられた数の共振子で実現できる分子有理多項式の次数をより多くすることができ、複雑な特性のフィルタを実現する上での制約が少なく済むという、実用上極めて有用な分布定数フィルタとなる。

る。

【0054】なお、以上はあくまでも本発明の実施の形態の例示であり、本発明はこれらに限定されるものではなく、本発明の要旨を逸脱しない範囲で種々の変更や改良を加えることは何ら差し支えない。例えば、分布定数フィルタを構成する共振子の導体パターンには、他の形状の共振器パターンを用いてもよい。また、図2に示した実施例における電界結合と磁界結合との組合せを、前記a～dに対応したA～Dの他の組合せとしてもよい。

【0055】

【発明の効果】以上により、本発明によれば、複素周波数 s の偶関数であって少なくとも1組の実根および少なくとも1組の虚根を持つ分子有理多項式と複素周波数 s の6次以上のフルビッツ多項式である分母有理多項式とから成る回路網関数で伝達関数が表わされた基準化低域通過フィルタを周波数変換することにより得られ、不平衡分布定数回路で実現された、周波数帯域通過特性を有する分布定数フィルタであって、前記分子有理多項式の1組の実根および1組の虚根ならびにそれらに対応する前記分母有理多項式に相当する回路部は、第1～第4共振子と、前記第1共振子とその外側の回路とをカスケード結合する第1結合回路と、前記第1共振子と第2共振子とをカスケード結合する第2結合回路と、前記第2共振子と第3共振子とをカスケード結合する第3結合回路と、前記第3共振子と第4共振子とをカスケード結合する第4結合回路と、前記第4共振子とその外側の回路とをカスケード結合する第5結合回路と、前記第2結合回路と第4結合回路の外側をブリッジ結合により結合する第6結合回路と、前記第1結合回路と第5結合回路の外側をブリッジ結合により結合する第7結合回路とから成る多重結合回路部を1つ以上有する多共振子フィルタで実現されており、前記第1～第7結合回路は、下記A～Dの電界結合と磁界結合との組合せ、すなわち

A：前記第6および第7結合回路が電界結合であり、前記第1～第5結合回路はその内の1または3個が磁界結合で残りが電界結合である。

B：前記第6および第7結合回路が磁界結合であり、前記第1～第5結合回路はその内の2または4個が磁界結合で残りが電界結合である。

C：前記第6結合回路が電界結合、第7結合回路が磁界結合であり、前記第1～第5結合回路はその内の0または2または4個が磁界結合で残りが電界結合である。

D：前記第6結合回路が磁界結合、第7結合回路が電界結合であり、前記第1～第5結合回路はその内の1または3または5個が磁界結合で残りが電界結合である。

【0056】としたことにより、通過帯域の振幅特性および群遅延特性が同時平坦特性で、かつ阻止帯域に伝送零点を持つ周波数帯域通過特性を有し、正確な設計手法

により設計して簡単な回路で構成して実現することができるとともに、複雑な特性のフィルタを実現する上での制約がなく、共振子間における意図しない結合を抑制して寄生的な特性劣化を抑制した、低素子感度で低損失な特性の分布定数フィルタを提供することができた。

【図面の簡単な説明】

【図1】本発明による帯域通過フィルタの実施例を示す回路図である。

【図2】図1に示す帯域通過フィルタの実施例を分布定数フィルタで実現した構成例を示す平面図である。

【図3】本発明における基準化低域通過フィルタの例を示す回路図である。

【図4】本発明における等価変換した基準化低域通過フィルタの例を示す回路図である。

【図5】(a)および(b)は本発明における基準化低域通過フィルタに対する等価変換の例を示す回路図である。

【図6】本発明における等価変換した基準化低域通過フィルタの例を示す回路図である。

【図7】本発明における等価変換した基準化低域通過フィルタの例を示す回路図である。

【図8】本発明における等価変換した帯域通過フィルタの例を示す回路図である。

【図9】本発明による帯域通過フィルタの構成例を示す回路図である。

【図10】(a)および(b)はそれぞれ帯域通過フィルタの通過帯域における振幅特性および群遅延特性を示す線図である。

【図11】従来の帯域通過フィルタの構成例を示すブロック図である。

【図12】従来のフィルタの阻止帯域における伝送零点を実現するための構成例を示す回路図である。

【図13】従来のフィルタの阻止帯域における伝送零点を実現するための構成例を示すブロック図である。

【図14】従来のフィルタの阻止帯域における伝送零点を実現するための構成例を示す回路図である。

【符号の説明】

17、32、49・・・第1結合回路

18、33、50・・・第2結合回路

19、34、51・・・第3結合回路

20、35、52・・・第4結合回路

21、36、53・・・第5結合回路

22、37、54・・・第6結合回路

23、38、55・・・第7結合回路

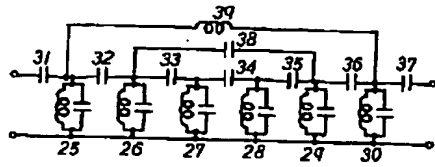
11、25、41・・・第1共振子

12、26、42・・・第2共振子

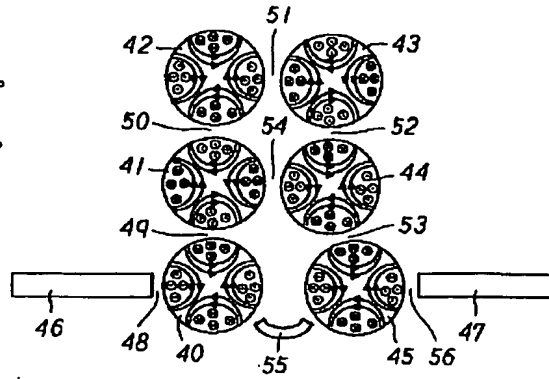
13、27、43・・・第3共振子

14、28、44・・・第4共振子

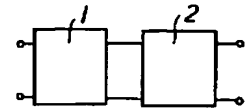
【図1】



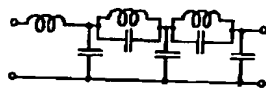
【図2】



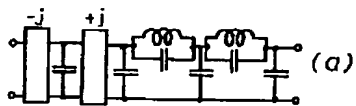
【図11】



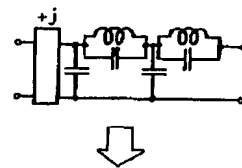
【図3】



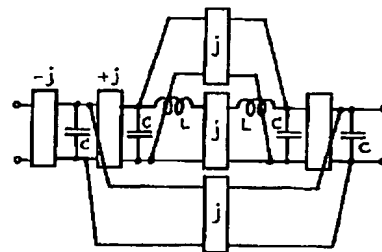
【図4】



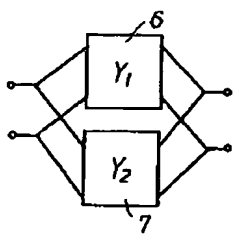
【図5】



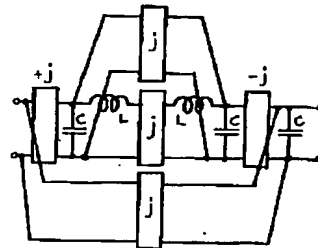
【図6】



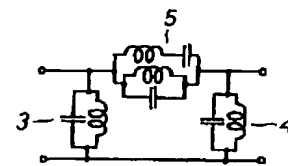
【図13】



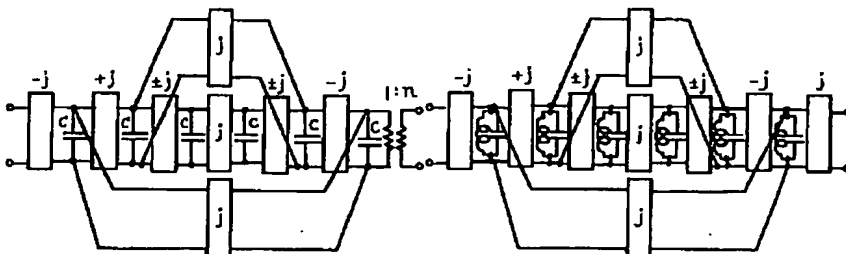
(b)



【図12】

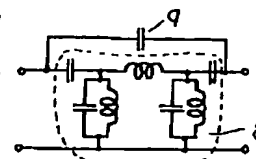


【図7】

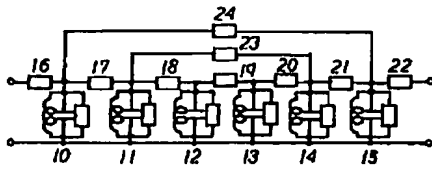


【図8】

【図14】



【图9】



【图10】

